

This work is licensed under a Creative Commons “Attribution-NonCommercial-ShareAlike 3.0 Unported” license.



## 1 Finite State Machine

- latch (래치)
- flip-flop (플립플롭)
- master slave (마스터 슬레이브)
- registers (레지스터)
- timing (타이밍)
- Mealy machine (밀리 기계)
- Moore machine (무어 기계)
- Traffic light (신호등)
- Set (세트)
- Reset (리세트)
- Hold (유지)
- level sensitive (레벨 민감)
- edge sensitive (에지 민감)
- transparent (투명)
- opaque (불투명)
- rising edge (상승 에지)
- falling edge (하강 에지)
- positive edge (상승 에지)
- negative edge (하강 에지)
- enable (이네이블)
- combinational circuit (조합 회로)
- sequential circuit (순차 회로)
- acceptors (승인기)
- recognizers (인식기)
- classifiers (분류기)
- transducers (변환기)
- state transition table (상태 천이 테이블)

- state transition diagram (상태 천이 다이어그램)
- deterministic (결정적)
- automata (오토마타)
- regular expression (정규식)